

03-082171

PHOTODIODE

Patent Number: JP3082171
Publication date: 1991-04-08
Inventor(s): YAMADA HIROYASU
Applicant(s):: CASIO COMPUT CO LTD
Requested Patent: JP3082171
Application Number: JP19890217574 19890825
Priority Number(s):
IPC Classification: H01L31/10
EC Classification:
Equivalents: JP2817246B2

Abstract

PURPOSE: To obtain a photosensor which is high in sensitivity and operational speed by a method wherein a photoconductive effect type photosensor is provided, where gate electrodes are provided sandwiching a semiconductor layer and a source electrode and a drain electrode between them facing the semiconductor layer through the intermediary of an gate insulating film, and at least one of the gate electrodes and the gate insulating film on the side of the electrode concerned are formed transparent.

CONSTITUTION: 11, G1, 12, 13, and S and D denote the following respectively: an insulating substrate of glass or the like; a lower gate electrode formed on the substrate 11; a lower gate insulating film formed on the lower gate electrode G1; a semiconductor layer formed on the lower gate insulating film 12 confronting the lower gate electrode G1; and a source electrode and a drain electrode both formed on the semiconductor layer 13. G2 is an upper gate electrode formed on an upper gate insulating film 14 facing the semiconductor layer 13. The upside of this photosensor is made to serve as a light receiving face, and the upper gate electrode G2 and the upper gate insulating film 14 are formed of a transparent film so as to enable light rays A incident on the upside of the photosensor to reach to the semiconductor layer 13.

Data supplied from the esp@cenet database - I2

⑫ 公開特許公報 (A)

平3-82171

⑮ Int. Cl. 5

H 01 L 31/10

識別記号

庁内整理番号

⑯ 公開 平成3年(1991)4月8日

9055-5F H 01 L 31/10

A

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 フォトセンサ

⑮ 特 願 平1-217574

⑮ 出 願 平1(1989)8月25日

⑯ 発明者 山田 裕康 東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

⑯ 出願人 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号

明細書

1. 発明の名称

フォトセンサ

2. 特許請求の範囲

薄膜トランジスタからなる光導電効果型フォトセンサにおいて、半導体層およびソース、ドレイン電極をはさんでその両側にそれぞれゲート絶縁膜を介して前記半導体層と対向するゲート電極を設け、この両ゲート電極の少なくとも一方とこのゲート電極側のゲート絶縁膜を透明としたことを特徴とするフォトセンサ。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、薄膜トランジスタからなる光導電効果型フォトセンサに関するものである。

〔従来の技術〕

薄膜トランジスタからなる光導電効果型フォトセンサとしては、従来、第3図に示したものと、第4図に示したものとが知られている。

第3図に示したフォトセンサは、逆スタガー型

薄膜トランジスタからなるもので、このフォトセンサは、ガラス等からなる絶縁性基板1の上に形成されたゲート電極Gと、このゲート電極Gの上に形成された空化シリコン(SiN)からなるゲート絶縁膜2と、このゲート絶縁膜2の上に前記ゲート電極Gと対向させて形成されたi型アモルファス・シリコン(i-a-Si)からなる半導体層3と、この半導体層3の上に形成されたソース電極Sおよびドレイン電極Dとからなっている。

また、第4図に示したフォトセンサは、コブラー型薄膜トランジスタからなるもので、このフォトセンサは、ガラス等からなる絶縁性基板1の上にi型アモルファス・シリコンからなる半導体層3を形成し、その上にソース電極Sとドレイン電極Dを形成するとともに、このソース、ドレイン電極S、Dおよび前記半導体層3の上に空化シリコンからなるゲート絶縁膜2を設け、このゲート絶縁膜2の上に前記半導体層3と対向するゲート電極Gを設けた構成となっている。なお、上記ゲート電極Gとゲート絶縁膜2は、フォトセンサ

上面への照射光Aを上記半導体層13に受光させるために透明膜とされている。

これらフォトセンサは、いずれも、ゲート電極Gへのゲート電圧の印加によって生ずるチャンネル電流を、半導体層3への光Aの照射によって誘起される電子-正孔対により制御するもので、半導体層3に光Aが照射されると、この光Aの照射量に応じてソース、ドレイン電極S、D間のチャンネル抵抗が変化し、照射光量（光エネルギー量）に応じた信号がソース、ドレイン電極S、D間電流として出力される。

〔発明が解決しようとする課題〕

しかしながら、上記従来の光導電効果型フォトセンサは、単に光照射時の導電度のみを利用するものであるため、感度が低く、また動作速度も遅いという問題をもっていた。

すなわち、第5図は上記第3図および第4図に示した従来のフォトセンサの光特性を示したもので、図では、横軸にゲート電極Gに印加するゲート電圧V_G（V）、縦軸にソース、ドレイン電極

S、D間に流れるドレイン電流I_D（A）をとっている。この光特性図のように、上記従来のフォトセンサでは、光照射時に流れるドレイン電流と光無照射時のドレイン電流との差I_D(ON)を十分大きくとることができず、したがって従来のフォトセンサは感度が低いし、また光照射時に流れるドレイン電流の立上り特性も悪くいために動作速度も遅いものであった。

本発明は上記のような実情にかんがみてなされたものであって、その目的とするところは、光導電効果型のものでありながら、高感度でかつ動作速度も速いフォトセンサを提供することにある。

〔課題を解決するための手段〕

本発明のフォトセンサは、薄膜トランジスタからなる光導電効果型フォトセンサにおいて、半導体層およびソース、ドレイン電極をはさんでその両側にそれぞれゲート絶縁膜を介して前記半導体層と対向するゲート電極を設け、この両ゲート電極の少なくとも一方とこのゲート電極側のゲート絶縁膜を透明としたことを特徴とするものである。

〔作用〕

すなわち、本発明のフォトセンサは、半導体層およびソース、ドレイン電極をはさんでその両側にゲート電極を設け、その一方のゲート電極へのゲート電圧の印加により発生するチャンネル電流を、他方のゲート電極への電圧の印加と、透明なゲート電極およびゲート絶縁膜を通して半導体層に達する光により誘起される電子-正孔対によって制御するようにしたもので、上記他方のゲート電極の電位を、この他方のゲート電極からの境界が上記一方のゲート電極からの境界によるチャンネル形成に対してそれを妨げる方向に働くよう制御してやれば、光照射時のチャンネル抵抗は上記一方のゲート電極をゲート電極とする薄膜トランジスタの導通状態にはほぼ等しくなるから、光照射時に流れるドレイン電流と光無照射時のドレイン電流との差を十分大きくとって感度を向上させることができるし、また、光照射時に流れるドレイン電流の立上り特性も急激にして動作速度も上げることができる。

〔実施例〕

以下、本発明の一実施例を第1図および第2図を参照して説明する。

第1図は本実施例のフォトセンサの断面を示したもので、このフォトセンサは、基本的には、逆スチガーモード薄膜トランジスタとコブラナー型薄膜トランジスタとを組合せた構成となっている。

このフォトセンサの構成を説明すると、第1図において、図中11はガラス等からなる絶縁性基板、G1は上記基板11上に形成された下部ゲート電極、12は上記下部ゲート電極G1の上に形成された窒化シリコン（SiN）からなる下部ゲート絶縁膜、13はこの下部ゲート絶縁膜12の上に前記下部ゲート電極G1と対向させて形成されたi型アモルファス・シリコン（i-a-Si）からなる半導体層、S、Dは上記半導体層13の上に形成されたソース、ドレイン電極であり、これらによって下部トランジスタ（逆スチガーモード薄膜トランジスタ）が構成されている。また、14は前記ソース、ドレイン電極S、Dおよび前記半

導体層13のソース、ドレイン電極S、D間の部分の上に形成された窒化シリコンからなる上部ゲート絶縁膜、G2はこの上部ゲート絶縁膜14の上に前記半導体層13と対向させて形成された上部ゲート電極であり、この上部ゲート電極G2と上部ゲート絶縁膜14および前記下部トランジスタの半導体層13およびソース、ドレイン電極S、Dとによって上部トランジスタ（コブラナー型薄膜トランジスタ）が構成されている。そして、このフォトセンサの上面は受光面とされており、前記上部ゲート電極G2と上部ゲート絶縁膜14は、フォトセンサ上面への照射光Aを上記半導体層13に受光させるために透明膜とされている。

このフォトセンサは、透明な上部ゲート電極G2および上部ゲート絶縁膜14を介して半導体層13に光Aを受光させるようにしたもので、このフォトセンサは次のようにして使用される。

まず、下部ゲート電極G1に正電圧を印加し、下部トランジスタにnチャンネルを形成させておく。また、ソース、ドレイン電極S、D間には常

時一定値の正電圧を印加しておく。次に、照射光量（光エネルギー量）をソース電極Sとドレイン電極Dとの間のチャンネル抵抗の変化分として検出するため、上部ゲート電極G2に電圧を印加し、この上部ゲート電極G2の電位を、正電位から、光無照射状態において下部ゲート電極G1の電界によるチャンネルを消滅させるレベルの負電位に変化させる。このように上部ゲート電極G2の電位を下部トランジスタのチャンネルを消滅させるレベルの負電位に変化させると、このとき半導体層13に光Aが照射されれば、この光Aの照射によって誘起される電子-正孔対の影響によって、上部ゲート電極G2からの電界が、下部ゲート電極G1の電界がチャンネル層に与える影響を減じる方向に働くため、ソース、ドレイン電極S、D間のチャンネル抵抗が照射光量に応じて変化する。そして、このように上部ゲート電極G2の電位を、この上部ゲート電極G2からの電界が下部ゲート電極G1からの電界によるチャンネル形成に対してそれを妨げる方向に働くように制御して

やれば、光照射時のチャンネル抵抗は上記下部ゲート電極G1をゲート電極とする下部トランジスタの導通状態にはほぼ等しくなるから、このフォトセンサによれば、光照射時に流れるドレイン電流と光無照射時のドレイン電流との差を十分大きくとることができることができる。

すなわち、第2図は上記フォトセンサの光特性を示したもので、図では、横軸に上部ゲート電極G2に印加する電圧 V_{TG} (V)、縦軸にソース、ドレイン電極S、D間に流れるドレイン電流 I_D (A)をとっている。この光特性図は、ソース、ドレイン電極S、D間に常時+10Vを印加し、下部ゲート電極G1には+20Vを印加して下部トランジスタにnチャンネルを形成させた例を示している。

この第2図のように、半導体層13に光Aが照射されていない光無照射状態においては、上部ゲート電極G2への印加電圧 V_{TG} を正から負に変化させて行くと、この上部ゲート電極G2からの電界が、下部ゲート電極G1の電界による下部

トランジスタのチャンネルに影響を与えて、 $V_{TG} = +40V$ では数 $10\mu A$ であったドレイン電流 I_D が、 $V_{TG} = -20V$ では数 $0.1\mu A$ 以下となる。なお、上部ゲート電極G2への印加電圧 V_{TG} をさらに負側に変化させると、 $V_{TG} = -27V$ 付近からドレイン電流 I_D が急激に増加する。これは、ドレイン電極Dから半導体層13への正孔注入によるものであり、このドレイン電流 I_D の立ち上りはドレイン電圧が大きいほど急峻になる。したがって、上部ゲート電極G2への負の印加電圧は、 $V_{TG} = -20V$ 付近に設定するのが望ましい。

一方、半導体層13に光Aが照射されている光照射状態においては、上部ゲート電極G2への印加電圧 V_{TG} を正から負に変化させて行くと、半導体層13への光照射により発生する電子-正孔対により上部絶縁膜14と半導体層13との間のトラップ単位が埋められて、上部ゲート電極G2からの電界によるチャンネルへの影響が減じ、そのためにソース、ドレイン電極S、D間のチャンネル抵抗が照射光量に応じて減少するから、光照射

時のチャンネル抵抗は、下部トランジスタの導通状態にほぼ等しくなる。このため、光照射時に流れるドレイン電流 I_d は第2図に示すように、 $V_{TG} = +40V$ のときの電流値（数 $10\mu A$ ）より位かに減少するだけである。

したがって、上記フォトセンサによれば、光照射時に流れるドレイン電流と光無照射時のドレイン電流との差 I_d (ON) を十分大きくとって感度を向上させることができると、また、光照射時に流れるドレイン電流の立ち上り特性も第2図に示すように急激にして動作速度も上げることができる。

なお、上記フォトセンサを連続して使用すると、時間が経つにつれて、上部絶縁膜14と半導体層13との間のトラップ単位が光照射によって発生する正孔およびドレイン電極Dからの正孔注入によって埋められて行き、そのために光無照射状態でのチャンネル抵抗も小さくなつて光無照射時にドレイン電流が増加するが、これは、一定時間ごとに上部ゲート電極G2に正のバイアス電圧を印加して上部絶縁膜14と半導体層13との間のト

ラップ単位から正孔を吐き出させるリフレッシュ駆動を行なうことによって解決することができる。

なお、上記実施例では、フォトセンサ上面側（上部トランジスタ側）を受光面としているが、受光面は下面側（下部トランジスタ側）としてもよく、その場合は基板11および下部ゲート電極G1と下部ゲート絶縁膜12を透明とすればよい。さらに上記実施例では、チャンネルを形成させるゲート電圧を下部ゲート電極G1に印加し、チャンネルの形成を妨げるための電圧を上部ゲート電極G2に印加するようにしたが、この両ゲート電極G1, G2に印加する電圧が上記実施例と逆にしてもよい。

〔発明の効果〕

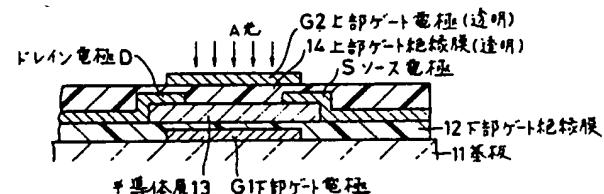
本発明のフォトセンサは、半導体層およびソース、ドレイン電極をはさんでその両側にゲート電極を設け、その一方のゲート電極へのゲート電圧の印加により発生するチャンネル電流を、他方のゲート電極への電圧の印加と、透明なゲート電極およびゲート絶縁膜を通じて半導体層に達する光

により誘起される電子-正孔対とによって制御するようとしたものであるから、光照射時に流れるドレイン電流と光無照射時のドレイン電流との差を十分大きくとって感度を向上させることができると、また、光照射時に流れるドレイン電流の立ち上り特性も急激にして動作速度も上げることができる。

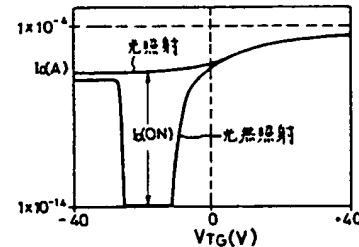
4. 図面の簡単な説明

第1図および第2図は本発明の一実施例を示すフォトセンサの断面図およびその光特性図、第3図および第4図はそれぞれ従来のフォトセンサの断面図、第5図は従来のフォトセンサの光特性図である。

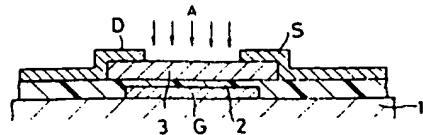
11…基板、G1…下部ゲート電極、12…下部ゲート絶縁膜、13…半導体層、S…ソース電極、D…ドレイン電極、14…上部ゲート絶縁膜、G2…上部ゲート電極、A…光。



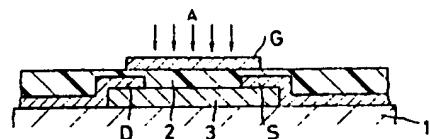
第1図



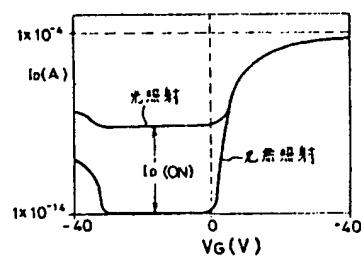
第2図



第3図



第4図



第5図